

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 04283704
PUBLICATION DATE : 08-10-92

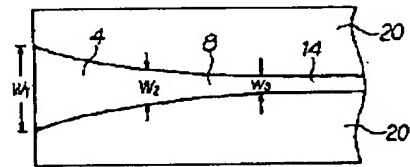
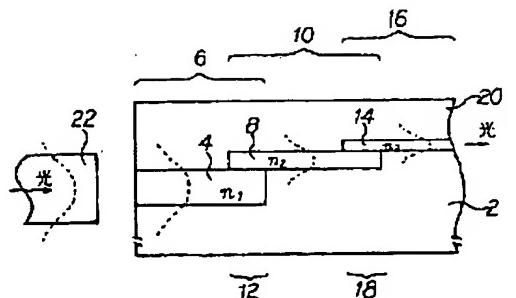
APPLICATION DATE : 13-03-91
APPLICATION NUMBER : 03047985

APPLICANT : FUJITSU LTD;

INVENTOR : YASUOKA NAMI;

INT.CL. : G02B 6/12 G02B 6/30

TITLE : SEMICONDUCTOR LIGHT GUIDE



ABSTRACT : PURPOSE: To offer the optical waveguide which provides high light confinement by decreasing the loss of coupling with an optical fiber.

CONSTITUTION: The 1st waveguide part 6 of a core layer 4 with a refractive index n_1 which is coupled with an optical fiber 22, the 2nd waveguide part 10 of a core layer 8 with a higher refractive index n_2 than the n_1 , and the 3rd waveguide part 16 of a core layer 14 with a higher refractive index n_3 than the n_2 are formed; and a coupling part 12 couples the core layers 4 and 8 optically and a coupling part 18 couples the core layers 8 and 14. The widths of the core layers 4 and 8 are so set as to decrease in a taper shape in the order of a width W_1 , a width W_2 , and a width W_3 from an end surface part to the coupling part 18 through the coupling part 12 so that the 1st waveguide part 6 and 2nd waveguide part 10 are cut off at the coupling parts 12 and 18 respectively.

COPYRIGHT: (C)1992,JPO&Japio

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-283704

(43) 公開日 平成4年(1992)10月8日

(51) Int.Cl.⁵

G 02 B 6/12
6/30

識別記号

A 7036-2K
7132-2K

府内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数3(全12頁)

(21) 出願番号 特願平3-47985

(22) 出願日 平成3年(1991)3月13日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 安岡 奈美

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 北野 好人

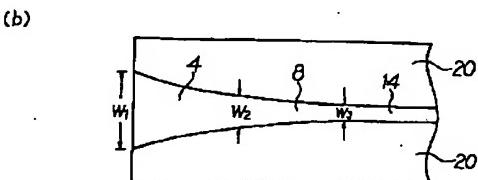
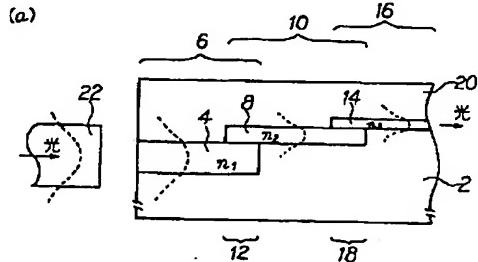
(54) 【発明の名称】 半導体光導波路

(57) 【要約】

【目的】 本発明は、光ファイバとの結合損失の小さくし、且つ光閉じ込めの強い光導波路を提供することを目的とする。

【構成】 光ファイバ22と結合される屈折率n1のコア層4の第1の導波路部6と、n1より高屈折率n2のコア層8の第2の導波路部10と、n2より高屈折率n3のコア層14の第3の導波路部16とが形成され、結合部12でコア層4、8が、結合部18でコア層8、14がそれぞれ光結合されている。コア層4、8の幅は、端面部から結合部12を経て結合部18に向かって幅w1から幅w2経て幅w3へとテーパ状に減少し、第1の導波路部6及び第2の導波路部10が結合部12、18でそれぞれカットオフ状態になるように設定されている。

本発明の原理を説明するための図



2 --- 半導体基板
4, 8, 14 --- コア層
6 --- 第1の導波路部
10 --- 第2の導波路部
12, 18 --- 結合部
16 --- 第3の導波路部
20 --- クラッド層
22 --- 光ファイバ

1

【特許請求の範囲】

【請求項1】 光ファイバと光結合される端面部における幅及び屈折率が前記光ファイバとの結合損失が小さくなるように設定されている第1の導波路と、前記第1の導波路に光結合され、前記第1の導波路部の屈折率よりも高い屈折率を有する第2の導波路とを有し、前記第1の導波路の幅が、前記第1の導波路の端面部から前記第2の導波路との結合部に向かってテーパ状に減少してなることを特徴とする半導体光導波路。

【請求項2】 請求項1記載の半導体光導波路において、前記第2の導波路に光結合され、前記第2の導波路の屈折率よりも高い屈折率を有する第3の導波路部を有し、前記第2の導波路の幅が前記第1の導波路との結合部から前記第3の導波路との結合部に向かってテーパ状に減少してなることを特徴とする半導体光導波路。

【請求項3】 請求項1又は2記載の半導体光導波路において、前記第1の導波路部が、多重量子井戸構造のコア層と、前記コア層上に形成されたリッジ形状のクラッド層とを有していることを特徴とする半導体光導波路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体光導波路に係り、特に光通信及び光情報処理に用いる光ファイバと接続する光半導体導波路に関する。近年、光通信及び光情報処理の高度化に伴い、半導体光導波路を用いた光集積回路の開発が活発に行なわれている。従って、このような光通信及び光情報処理に用いる光ファイバとの良好な光結合が保障され、且つ光集積回路の高密度化に対応することができる半導体光導波路の開発が課題となっている。

【0002】

【従来の技術】 従来のコヒーレント光通信に用いられる光集積回路の一例として、半導体基板上にモノリシック集積されたバランス型受光素子を図6に示す。図6(a)において、InP基板62上に、バンドギャップ波長λg1.3μmのS字形InGaAsP導波路64a、64bが形成されている。このInGaAsP導波路64a、64bは、3dB方向性結合器66を介して、PINフォトダイオード68a、68bに光結合されている。

【0003】

【発明が解決しようとする課題】 ところで、このような光集積回路がTE、TMモードスプリッタ等の機能を備えて高性能化していくに連れて、InGaAsP導波路64a、64bは複雑な導波路パターンが要求され、例えばS字形導波路部分の長さを短くすること等が求められる。また同時に、その光路変換部分や曲り部分での過剰損失を小さくするという高性能化も要求される。従って、このような要求を満たし光集積回路の高性能化を実現するためには、光の閉じ込めの強い半導体導波路を用いる必要がある。

10

20

30

40

2

【0004】 しかしながら、光閉じ込めの強い半導体導波路として、コア層にInGaAsPの単一層を用いたInGaAsP導波路64a、64bを用いると、光ファイバと光結合させる場合にその結合部における結合損失が大きくなる。即ち、図6(b)に示されるように、光ファイバ70とInGaAsP導波路64aとを接続すると、図中の破線で示す光ファイバ70の導波モードの広がりが10μm程度と比較的大きいのに対して、InGaAsP導波路64a、64bの導波モードの広がりは2μm程度と極めて小さい。このため、その結合部において損失が大きくなってしまうという問題があった。

【0005】 この問題を解決するものとして、ダイリューテッド(diluted)MQW(多重量子井戸)構造の半導体光導波路が提案されている(特願平1-134795号参照)。即ち、図7に示されるように、InP基板72上に、InGaAsP層とInP層とが積層された厚さ2μmのMQWコア層74が形成されている。また、このMQWコア層74上には、厚さ6μmのInPクラッド層76が形成されている。そしてこのInPクラッド層76及びMQWコア層74はメサ型にエッチングされ幅12μmのリッジ形状となっている。

【0006】 このような構造により、MQWコア層74とInPクラッド層76との屈折率差を極めて小さくすることができ、従って伝搬する光に対する縦方向の閉じ込めは緩和される。しかも、リッジ形状となっているため横方向の閉じ込めは強力になり、その結果光モードサイズ78は図中の破線で示すようになり、单一モードの光ファイバとの光結合を高い効率で実現することができる。

【0007】 しかし、このダイリューテッドMQW光導波路は、光ファイバとの結合損失は小さいものの、光の閉じ込めが弱くなるため、導波路の曲り部分での過剰損失が大きくなるという欠点がある。またTE、TMモードスプリッタを作製する場合には寸法が大きくなるため、光集積回路の導波路としては適当でない。そこで本発明は、光ファイバとの結合損失の小さくし、且つ光閉じ込めの強い光導波路を提供することを目的とする。

【0008】

【課題を解決するための手段】 図1は本発明による半導体光導波路を説明するための原理説明図である。図1(a)は本発明による半導体光導波路の断面を示す断面図、図1(b)はその平面図である。半導体基板2上に、屈折率n1のコア層4を有する第1の導波路部6が形成されている。また、屈折率n1よりも高い屈折率n2のコア層8を有する第2の導波路部10が形成され、結合部12においてコア層4、8が重なって光結合されている。更に、屈折率n2よりも高い屈折率n3のコア層14を有する第3の導波路部16が形成され、結合部18においてコア層8、14が重なって光結合されてい

る。そしてこれらのコア層4、8、14上には、屈折率n1よりも低い屈折率のクラッド層20が形成されている。

【0009】第1の導波路部6は、光ファイバ22との結合損失を小さくするために、そのコア層4の屈折率n1は比較的小さく、また光ファイバ22との結合部におけるその幅w1は比較的広く設定されている。また、結合部12におけるコア層4、8の幅w2は光ファイバ22との結合部におけるコア層4の幅w1よりも狭くなっている。即ち、第1の導波路部6のコア層4の幅は、光ファイバ22との結合部から結合部12に向かって幅w1から幅w2へとテーパ状に減少している。そして結合部12におけるコア層4の幅w2は、第1の導波路部6がカットオフ状態になるように設定されている。

【0010】同様にして、第2の半導体光導波路10のコア層8の幅は結合部12から結合部18に向かって幅w2から幅w3へとテーパ状に減少し、結合部18において第2の導波路部10がカットオフ状態になるように幅w3が設定されている。

【0011】

【作用】光ファイバ22からの単一モード光は第1の導波路部6に入射され、そのコア層4を伝搬する。このとき、第1の導波路部6のコア層4の屈折率n1及び幅w1は光ファイバ22との結合損失が小さくなるように設定されているため、図中の破線で示すように、第2の半導体光導波路10における導波モードの広がりは小さくて光の閉じ込めは弱いが、光ファイバ22との光結合においては結合損失の小さいものとすることができる。

【0012】そしてこの低結合損失導波路部としての第1の導波路部6のコア層4を伝搬した単一モード光は、結合部12において第2の導波路10のコア層8に移行する。このとき、第1の導波路部6のコア層4の幅がテーパ状に緩やかに減少して結合部12において幅w2となり、カットオフ状態となるため、結合部12における第2の導波路10のコア層8に多モードが立つことはない。また、コア層8の屈折率n2はコア層4の屈折率n1よりも大きいため、図中の破線で示すように、第2の導波路10における導波モードの広がりは小さくなり、光の閉じ込めは強くなる。

【0013】同様にして、第2の導波路10のコア層8を伝搬する単一モード光は、結合部18において多モードが立つことなく第3の導波路16のコア層14に移行する。そしてコア層14の屈折率n3はコア層8の屈折率n2よりも大きいため、図中の破線で示すように、第3の導波路16における導波モードの広がりは更に小さくなり、光の閉じ込めは更に強くなる。

【0014】こうして低結合損失導波路部としての第1の導波路部6から光の閉じ込めの強い第3の導波路16に単一モード光を移行させることができる。勿論、必要であれば、第3の導波路16以降において、より高い屈

折率のコア層を有する第4、第5の導波路部を多段階に設けることが可能であり、所望の光閉じ込めの強い単一モード光を実現することもできる。

【0015】

【実施例】本発明の一実施例による半導体光導波路、図2に示す斜視図を用いて説明する。S1(半絶縁性)InP基板32上に、厚さ4nmのInGaAsP層と厚さ14nmのInP層とが交互に積層されてなる厚さ5μm、バンドギャップ波長λg1.13μmのMQWコア層34が形成されている。このMQWコア層34上には、MQWコア層34の屈折率n1よりも低い屈折率を有する厚さ4μmのInPクラッド層36が形成されている。このInPクラッド層36はリッジ形状をなし、その幅は光ファイバとの接合部たる端面部における幅7μmから、端面部から300μm程度の所での幅5μmへ、更に端面部から600μm程度の所での幅3μmへと緩やかなテーパ状に減少している。

【0016】また端面部から300μm以遠においては、MQWコア層34とInPクラッド層36との間に、MQWコア層34の屈折率n1よりも高い屈折率n2を有する厚さ1.5μmのIn_xGa_{1-x}AsyP1-y(x=0.89, y=0.21)コア層40が設けられている。また端面部から600μm以遠には、InGaAsPコア層40とInPクラッド層36との間に、InGaAsPコア層40の屈折率n2よりも高い屈折率n3を有する厚さ0.3μmのIn_xGa_{1-x}AsyP1-y(x=0.83, y=0.375)コア層42が設けられている。なお、図示しないが、端面部側面にSiN膜からなるARコートが形成されている。

【0017】次に、図2の半導体光導波路の製造方法を、図3及び図4に示す工程図を用いて説明する。S1. InP基板32上に、MOVPE法を用いて、厚さ4nmのInGaAsP層と厚さ14nmのInP層とを交互に積層して厚さ5μm、バンドギャップ波長λg1.13μmのMQWコア層34を成長した後、続けてMQWコア層34の屈折率n1よりも高い屈折率n2を有する厚さ1.5μmのInGaAsPコア層40、厚さ0.05μmのInPエッチングストップ層44、InGaAsPコア層40の屈折率n2よりも高い屈折率n3を有する厚さ0.3μmのInGaAsPコア層42を連続的に成長する(図3(a)参照)。

【0018】次いで、端面部から600μm以遠のInGaAsPコア層42上にSiN膜を堆積した後、このSiN膜をマスクとしてInGaAsPコア層42をエッチング除去する。このときInPエッチングストップ層44が設けられているため、InGaAsPコア層40のエッチングは防止される。同様にして、端面部から300μm以遠のInPエッチングストップ層44及びInGaAsPコア層42上にSiN膜46を堆積した後、このSiN膜46をマスクとしてInGaAsPコ

ア層40をエッティング除去する。このようにして、図3(b)の断面図及び図3(c)の平面図に示されるように、MQWコア層34上にInGaAsPコア層40及びInGaAsPコア層42を階段状に形成する。

【0019】次いで、SiN膜46を除去した後、LPE法を用いて、全面にInPクラッド層36を成長させ、段差を埋め込む(図4(a)参照)。次いで、InPクラッド層36上にSiN48膜を堆積した後、所定の形状にパターニングする。このSiN48膜のパターンは、図4(b)の平面図に示されるように、端面部において幅7μmをなし、端面部から300μm程度の所での幅5μmへ、更に端面部から600μm程度の所での幅3μmへと緩やかなテープ状に減少している。

【0020】次いで、このSiN膜48をマスクとして、MQWコア層34表面に達するまでエッティングを行ない、リッジ形状のInPクラッド層36を形成する。このとき、MQWコア層34とInPクラッド層36とに挟まれたInGaAsPコア層40及びInGaAsPコア層42も、InPクラッド層36と一緒に同様のテープ状のパターンとなる。続いて、劈開された端面部側面にSiN膜からなるARコート50を形成する(図4(c)参照)。

【0021】次に、動作を説明する。光ファイバとの結合部になる端面部に、MQWコア層34を設けているため、光ファイバとの光結合は極めて良好である。従って、光ファイバからの単一モード光は低結合損失でMQWコア層34に入射され、伝搬する。そしてMQWコア層34を伝搬する単一モード光は、端面部から300μm近傍において、より高い屈折率を有するInGaAsPコア層40に移行する。

【0022】このとき、InPクラッド層36の幅が、端面部から300μm近傍に至る間に7μmから幅5μmへと緩やかなテープ状に減少することにより、MQWコア層34がカットオフ状態となるため、単一モード光が移行するInGaAsPコア層40に多モードが立つことはない。同様にして、更に300μm程度進んだ所では更に高い屈折率を有するInGaAsPコア層42に移行する。

【0023】このようにして、MQWコア層34からInGaAsPコア層40へ、更にInGaAsPコア層42へと次第に屈折率の高いコア層に移行してくため、光閉じ込めが強くなっていく。このように本実施例によれば、光ファイバとの結合部に、MQWコア層34を有する低結合損失のダイリューテッドMQW導波路を設けているため、導波モードの広がりは大きく光の閉じ込めは弱いが、低結合損失で光ファイバとの結合することができる。そしてMQWコア層34から、より高い屈折率を有するInGaAsPコア層40へ、更により高い屈折率を有するInGaAsPコア層42へという具合に屈折率の異なるコア層を多段階に設け、低結合損失で

MQWコア層34に入射された単一モード光を次第により屈折率の高いコア層に移行させていくことにより、導波モードの広がりを小さくし、光の閉じ込めを強くしていくことができる。

【0024】本発明の他の実施例による半導体導波路を、図5に示す斜視図を用いて説明する。n+型InP基板52上に、厚さ2μmのn-型InPコア層54が形成されている。このn-型InPコア層54上には、厚さ2μmのリッジ形状のInPクラッド層56が形成されている。このInPクラッド層56の幅は、上記図2のInPクラッド層36と同様に、光ファイバとの接合部たる端面部における幅7μmから、端面部から300μm程度の所での幅5μmへ、更に端面部から600μm程度の所での幅3μmへと緩やかなテープ状に減少している。

【0025】そしてまた、上記図2と同様にして、端面部から300μm以遠においてはn-型InPコア層54とInPクラッド層56との間に、n-型InPコア層54の屈折率よりも高い屈折率を有する厚さ1μmのIn_xGa_{1-x}As_yP_{1-y}(x=0.89, y=0.21)コア層58が設けられ、更に端面部から600μm以遠のInGaAsPコア層58とInPクラッド層56との間に、InGaAsPコア層40の屈折率よりも高い屈折率を有する厚さ0.3μmのIn_xGa_{1-x}As_yP_{1-y}(x=0.83, y=0.375)コア層60が設けられている。なお、図示しないが、端面部側面にSiN膜からなるARコートが形成されているのも同様である。

【0026】本実施例においても、上記図2に示した場合と同様の効果を奏すことができる。本実施例のn-型InPコア層54は、上記図2のMQWコア層34ほど光ファイバとの光結合が良好ではないが、MQWコア層34よりもその製造が簡単かつ容易であるという特徴を有している。

【0027】

【発明の効果】以上のように本発明によれば、光ファイバとの結合損失が小さい第1の導波路と、第1の導波路に光結合され、第1の導波路部の屈折率よりも高い屈折率を有する第2の導波路とを有し、第1の導波路の幅が光ファイバとの結合部から第2の導波路との結合部に向かってテープ状に減少していることにより、光ファイバとの結合損失は小さいが光の閉じ込めの弱い第1の導波路から次第に閉じ込めの強い導波路に光ファイバからの単一モード光を移行することができるため、光ファイバとの結合損失を小さくし、且つ光閉じ込めも強いことによって変換部や曲り部での過剰損失を小さくする半導体導波路を実現することができる。

【0028】これにより、コーヒーレント通信に用いる光集積回路に要求される光ファイバとの低結合損失化、高性能化及び高集積化の実現に寄与することができる。

【図面の簡単な説明】

【図1】本発明の原理を説明するための図である。

【図2】本発明の一実施例による半導体光導波路を示す斜視図である。

【図3】図2の光半導体導波路の製造方法を説明するための工程図(その1)である。

【図4】図2の光半導体導波路の製造方法を説明するための工程図(その2)である。

【図5】本発明の他の実施例による半導体光導波路を示す斜視図である。

【図6】従来のバランス型受光素子及びその導波路と光ファイバとの接合を説明するための図である。

【図7】MQW光導波路を説明するための断面斜視図である。

【符号の説明】

2…半導体基板

4、8、14…コア層

6…第1の導波路部

10…第2の導波路部

12、18…結合部

16…第3の導波路部

20…クラッド層

22…光ファイバ

32…S I. InP基板

34…MQWコア層

36…InPクラッド層

40…In_xGa_{1-x}As_yP_{1-y} (x=0.89, y=0.21) コア層

42…In_xGa_{1-x}As_yP_{1-y} (x=0.83, y=0.375) コア層

44…InPエッチングストップ層

46、48…SiN膜

50…ARコート

10 52…n+型InP基板

54…n-型InPコア層

56…InPクラッド層

58…In_xGa_{1-x}As_yP_{1-y} (x=0.89, y=0.21) コア層

60…In_xGa_{1-x}As_yP_{1-y} (x=0.83, y=0.375) コア層

62…InP基板

64a、64b…InGaAsP導波路

66…3dB方向性結合器

20 68a、68b…PINフォトダイオード

72…InP基板

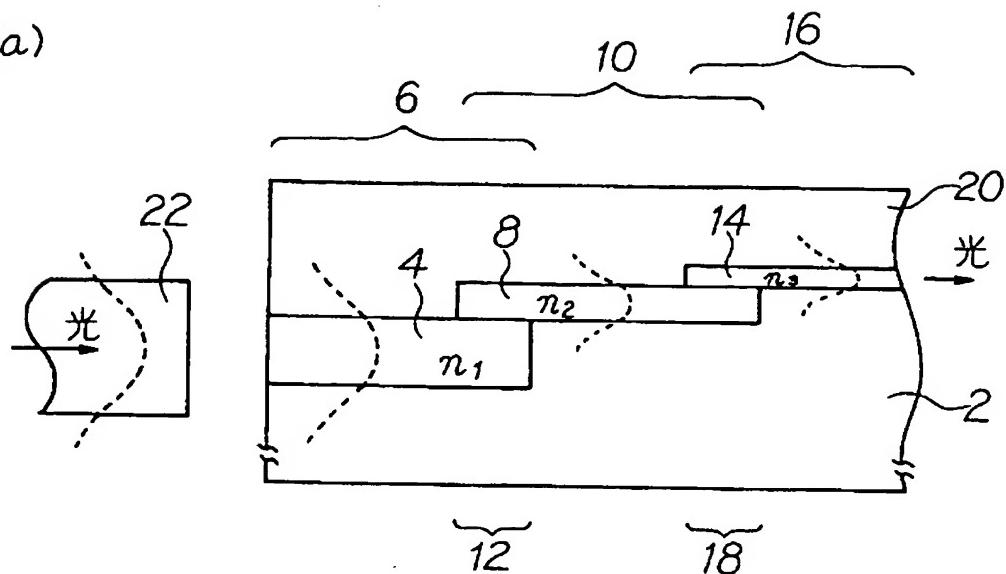
74…MQWコア層

76…InPクラッド層

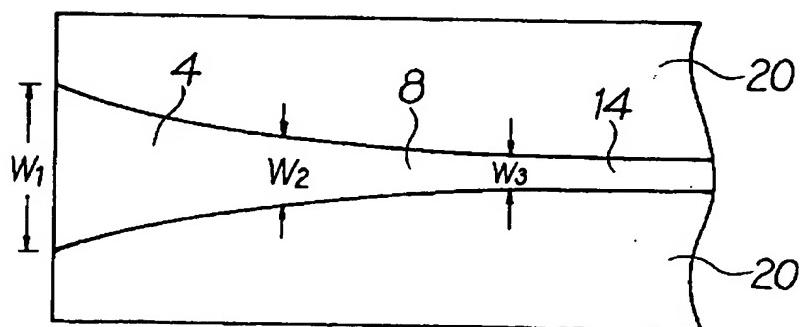
【図1】

本発明の原理を説明するための図

(a)



(b)



2 --- 半導体基板

4, 8, 14 --- コア層

6 --- 第1の導波路部

10 --- 第2の導波路部

12, 18 --- 結合部

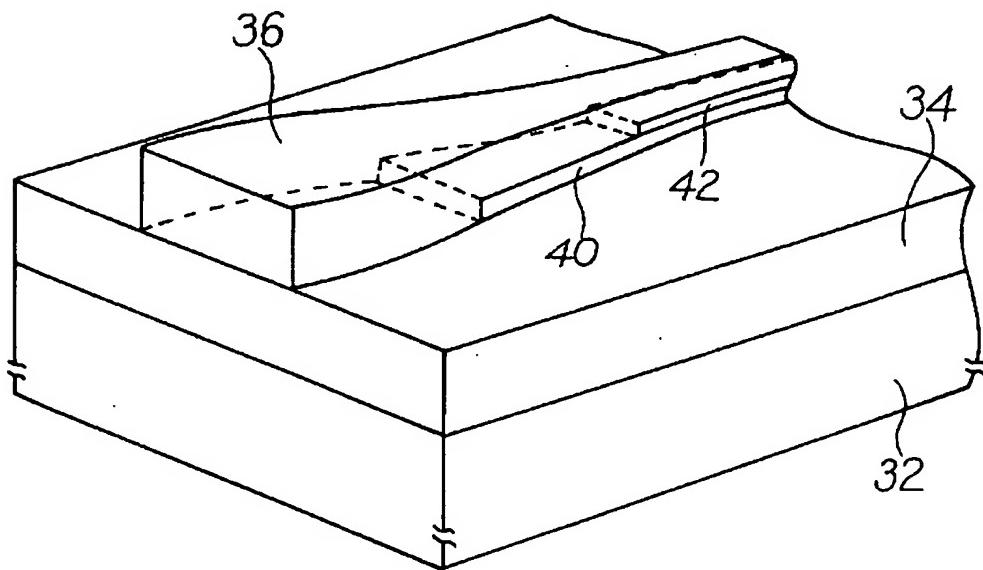
16 --- 第3の導波路部

20 --- クラッド層

22 --- 光ファイバ

【図2】

本発明の一実施例による半導体光導波路を示す斜視図



32 --- SI.InP基板

34 --- MQWコア層

36 --- InPクラッド層

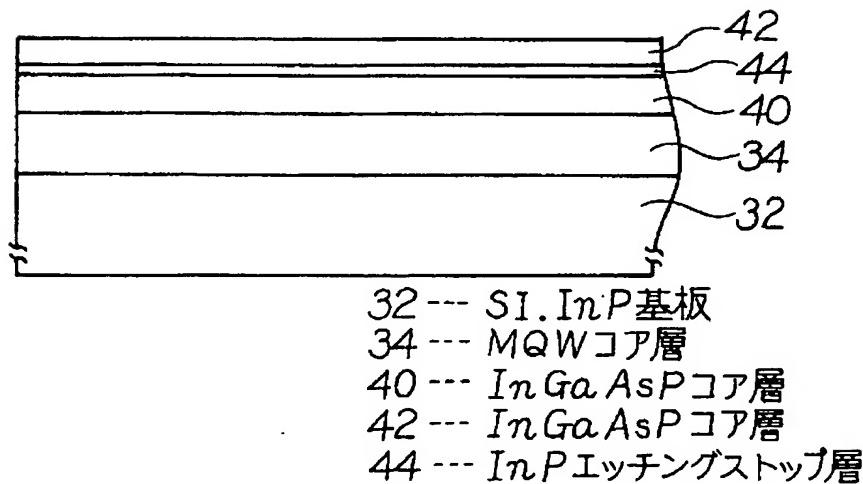
40 --- $In_xGa_{1-x}As_yP_{1-y}$ ($x=0.89, y=0.21$) コア層

42 --- $In_xGa_{1-x}As_yP_{1-y}$ ($x=0.83, y=0.375$) コア層

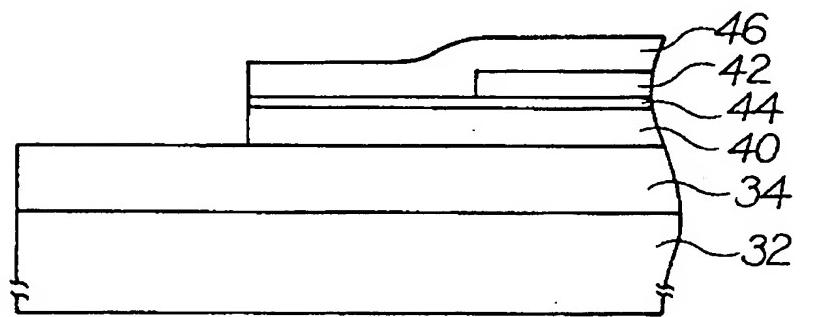
【図3】

図2の光半導体導波路の製造方法を
説明するための工程図(その1)

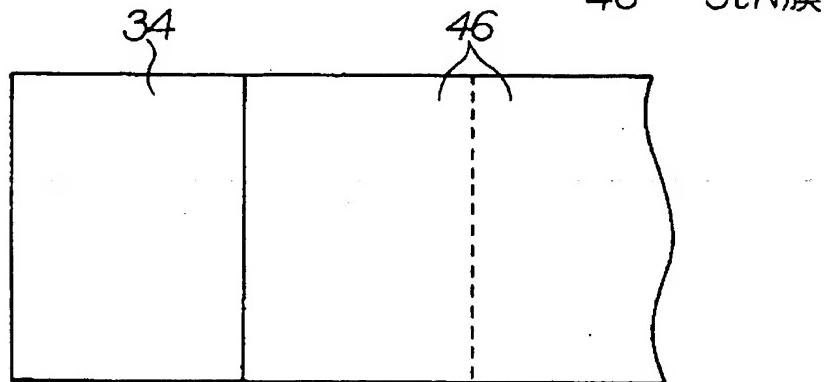
(a)



(b)



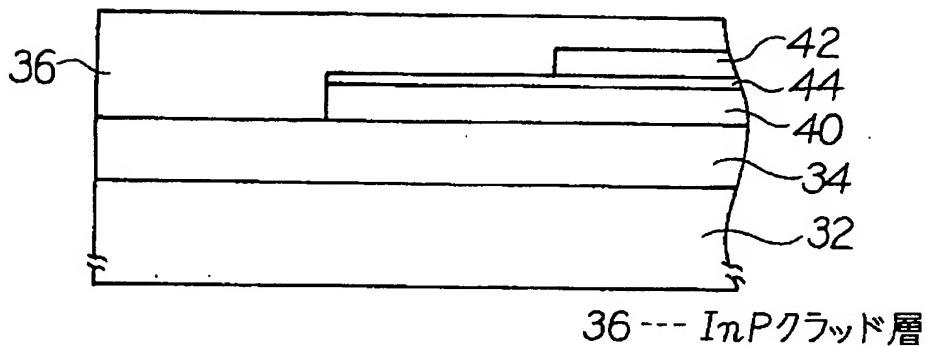
(c)



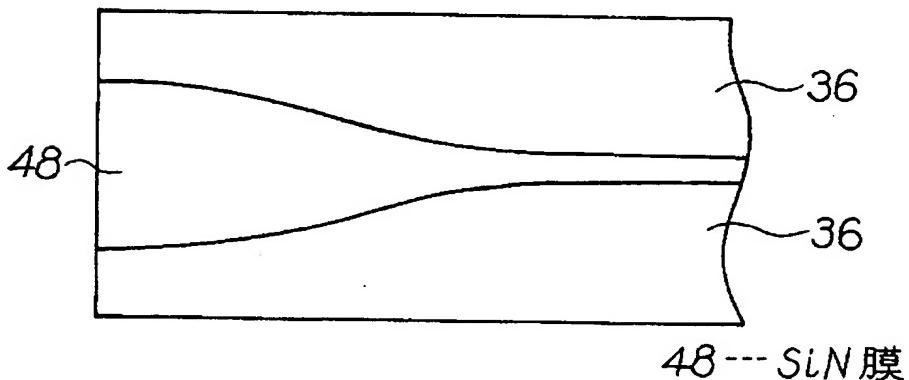
【図4】

図2の光半導体導波路の製造方法を
説明するための工程図(その2)

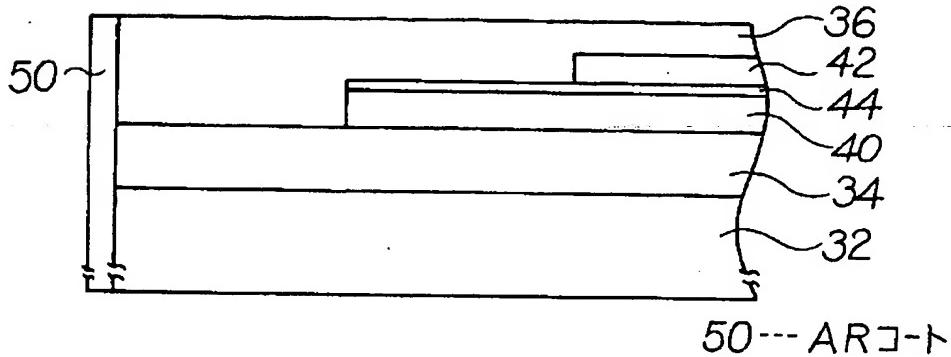
(a)



(b)

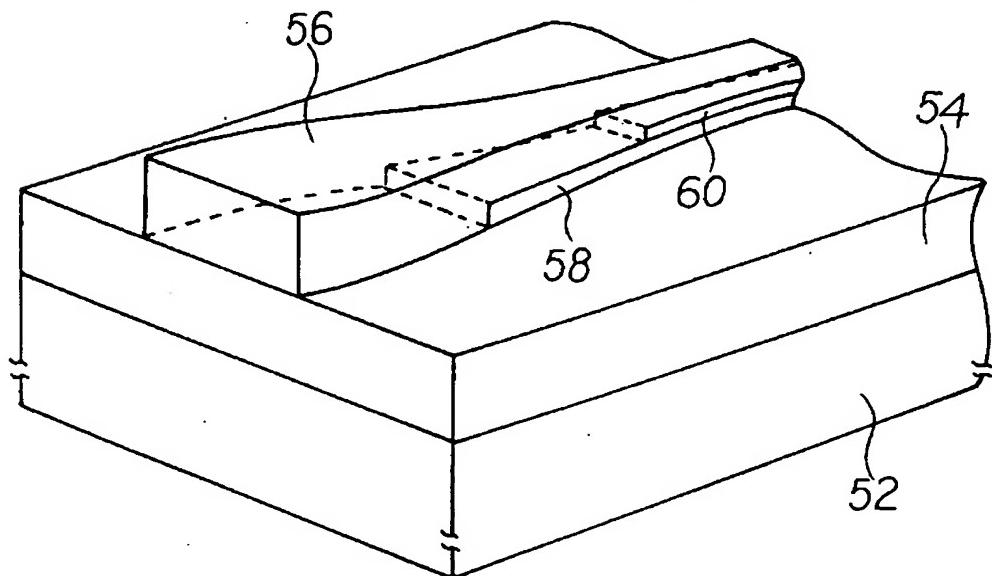


(c)



【図5】

本発明の他の実施例による半導体光導波路を示す斜視図



52 --- n^+ 型InP基板

54 --- n^- 型InPコア層

56 --- InPクラッド層

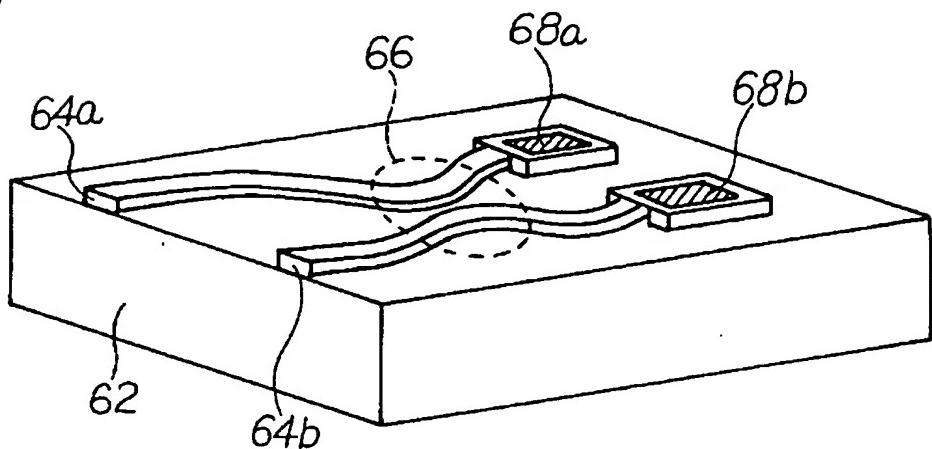
58 --- $In_x Ga_{1-x} As_y P_{1-y}$ ($x=0.89, y=0.21$) コア層

60 --- $In_x Ga_{1-x} As_y P_{1-y}$ ($x=0.83, y=0.375$) コア層

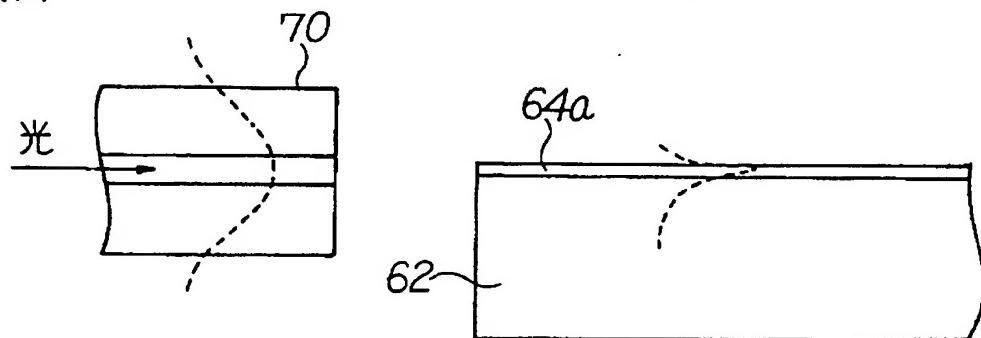
【図6】

従来のバランス型受光素子及びその導波路と
光ファイバとの接合を説明するための図

(a)



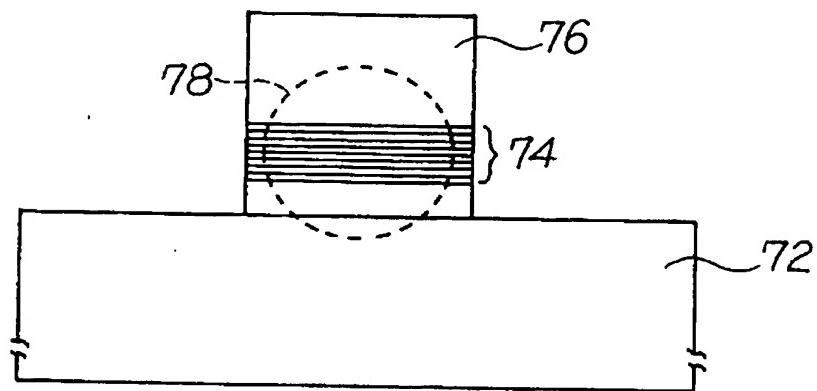
(b)



62 --- InP 基板
64a, 64b --- InGaAsP 導波路
66 --- 3dB 方向性結合器
68a, 68b --- PIN フォトダイオード

【図7】

MQW光導波路を説明するための断面図



72 --- InP基板
74 --- MQWコア層
76 --- InPクラッド層
78 --- 光のモードサイズ